



AD
PATENT
3313-1008P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: LIAW, Shion-Hau et al. Conf.:
Appl. No.: NEW 10/608,527 Group:
Filed: June 30, 2003 Examiner:
For: COMBINATION OF SRAM AND MROM CELLS

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

September 4, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN, R.O.C.	091114641	July 2, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By *James T. Ellis, Jr.* #39,538
Joe McKinney Muncy, #32,334

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

KM/s11
3313-1008P

Attachment(s)

(Rev. 04/29/03)



LIAW, Shun-Hua et al.

10140B, S27

September 4, 2003

351B, U.P

(203) 205-8000

333-1068 P

1001

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 07 月 02 日
Application Date

申請案號：091114641
Application No.

申請人：連邦科技股份有限公司
Applicant(s)

局長

Director General

蔡 緣 生

2003 6 18

發文日期：西元 年 月 日
Issue Date

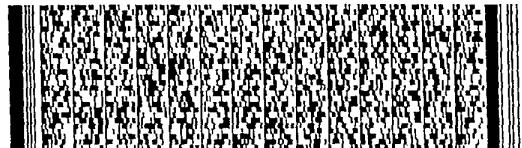
發文字號： 09220597850
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一 發明名稱	中文	組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元
	英文	
二 發明人	姓 名 (中文)	1. 廖修漢 2. 陳立業
	姓 名 (英文)	1. Shion-Hau LIAW 2.
	國 籍	1. 中華民國 2. 中華民國
	住、居所	1. 新竹市明湖路648巷122弄150號 2. 苗栗縣竹南鎮仁愛路2201巷3弄65號
三 申請人	姓 名 (名稱) (中文)	1. 連邦科技股份有限公司
	姓 名 (名稱) (英文)	1. Brilliance Semiconductor Inc.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學園區園區二路40號2樓
	代表人 姓 名 (中文)	1. 林明德
代表人 姓 名 (英文)	1.	



四、中文發明摘要 (發明之名稱：組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞)

本發明係有關於一種組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，包括有一靜態隨機存取記憶體單元以及一光罩式唯讀記憶體單元，習知技術係將兩個記憶體單元分別佈局在晶片的不同區域，以致於無法有效的運用電路佈局的空間，然本發明係將唯讀記憶單元與靜態隨機存取單元佈局在同一區域中，與習知技術相較可以節省至少百分之二十以上的面積，達到縮小面積、有效利用佈局空間的目的。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

【發明之應用領域】

本發明係關於一種非揮發性靜態隨機存取記憶體記憶胞，特別是一種結合光罩式唯讀記憶體 (mask ROM) 的非揮發性靜態隨機存取記憶體記憶胞。

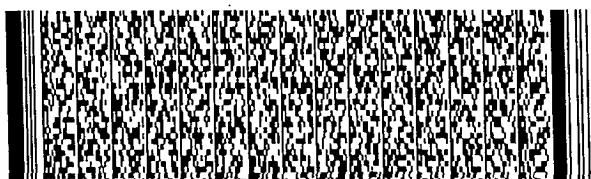
【發明背景】

記憶體可以區分為兩大類：揮發性記憶體 (Volatile Memory) 與非揮發性 (Non volatile Memory) 記憶體。在非揮發性記憶體的發展史上，最先被提出的光罩式唯讀記憶體 (MROM, Mask ROM: Mask Read Only Memory)，在製造過程中，事先將程式或資料存入於製程所使用之光罩 (Photo Mask) 中，可永久儲存資料的記憶裝置。其記憶胞之構造不需特殊之製程來製造，所以十分經濟。更由於不需寫入動作，所以整體電路之構成較為單純。

但仍有其以下的問題亟待克服，例如晶圓製造廠從製造到交貨所耗費的時間較其他 ROM (例如 EPROM或 EEPROM) 長，主要是因為 Mask ROM為一種客戶訂製品，製造廠接到客戶送來之記憶碼之後才能著手進行生產有關之準備工作。

另外，必須因應不同客戶提出之不同之唯讀記憶體而分別製作光罩，經過某一晶片製造工程後才算完成，所以在少量生產上成本偏高。一旦製作完成之後，就無變更內部記憶資料，所以對客戶與製造廠而言均有相當程度的風險。

雖然具有上述的問題點，但仍不減損光罩式唯讀記憶



五、發明說明 (2)

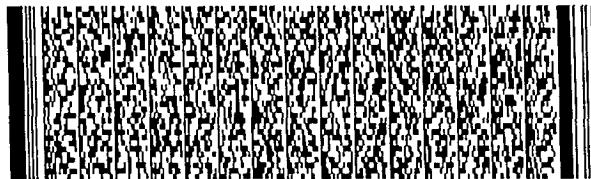
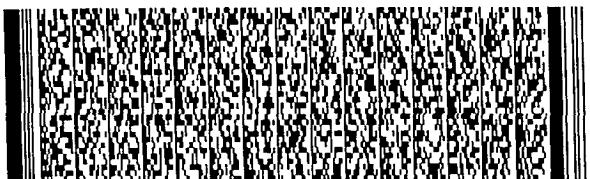
體的應用價值。然而在消費性電子產品需求的驅動下，各種規格與型態的記憶體山頭林立，呈現百家爭鳴的局面。其中的一種即是非揮發性的靜態隨機存取記憶體，這種技術的提出係由於靜態隨機存取記憶體為揮發性記憶體，因其在電源消失後，其所儲存的資料也隨之消失，並不具有記憶的能力。因此，為了彌補靜態隨機存取記憶體無法永久保存資料的特性，具有記憶特性的非揮發靜態隨機存取記憶體漸漸成為設計趨勢。

然而，短小輕薄的產品趨勢下，例如個人數位助理、遊戲機等，其晶片面積對於產品的大小佔有重要的決定因素，然而習知技術提出包括有靜態隨機存取記憶體記憶單元與光罩式唯讀記憶體記憶胞，係將其佈局在晶片上的不同區域，在晶片面積的利用上，卻是相當的沒有效率。隨著短小輕薄的產品趨勢，遂提出一種單位面積較小的非揮發性靜態隨機存取記憶體記憶胞。

【發明之目的及概述】

綜上所述，本發明的主要目的在提供一種新式的記憶體細胞元組合，包括有一靜態隨機存取單元以及一光罩式唯讀記憶單元，可以選擇性的當成靜態隨機存取記憶體使用，同時也具有唯讀記憶體的特性。

本發明的另一目的在提供一種面積較小的靜態隨機存取記憶體記憶胞，源極 (Vss) 接觸點 (Contact) 所在的主動區 (Active Area) 延伸與形成存區電晶體的多晶矽區相交成一十字交錯區，以形成一光罩式唯讀記憶單



五、發明說明 (3)

元。如此的佈局，使靜態隨機存取單元與光罩式唯讀記憶單元的字線 (WORD LINE) 和 V_{ss}接觸點可以共用，並且在 X-decoder線路也可以共用，可以不用在兩個區域分別對兩個單元的電路作佈局，藉以節省晶粒的面積大約百分之二十左右。

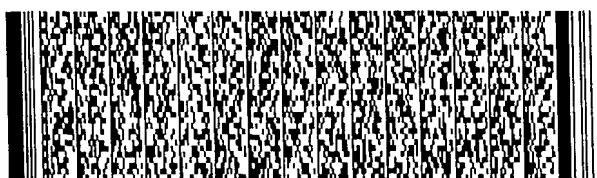
有關本發明的特徵與實作，茲配合圖示作最佳實施例詳細說明如下：

【發明之詳細說明】

本發明所揭露的記憶胞如「第1圖」所示，包括有一靜態隨機存取單元 10 (為了便於討論與閱讀，以下稱為 SRAM cell)，以及一光罩式唯讀記憶單元 20 (為了便於討論與閱讀，以下稱為 ROM cell)。

SRAM cell 10，為一位元資料的記憶架構，可暫時保持該一位元的資料，並在稍後的時間中，依據中央處理器所要求的執行指令，將資料傳送到運算環境。

如圖所示，SRAM cell 10中包括有六個電晶體，分別為第一電晶體 Q1、第二電晶體 Q2、第三電晶體 Q3、第四電晶體 Q4、第五電晶體 Q5、第六電晶體 Q6，為一種六電晶體架構的一位元記憶單元，係將一對 CMOS反向器 (Inverter) 連接成正反器 (Flip Flop)，記憶節點 N1、N2分別連接一對存取電晶體 Q5、Q6作為傳輸閘，第五電晶體 Q5、第六電晶體 Q6的閘極連接字線 (Word Line)，經由第一電晶體 Q1、第二電晶體 Q2而和位元線 (Bit Line) 之間進行讀寫、寫入資料的傳送。其中第三電晶體 Q3與第四電晶體

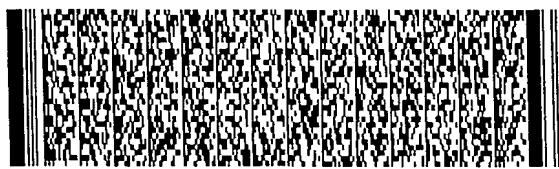
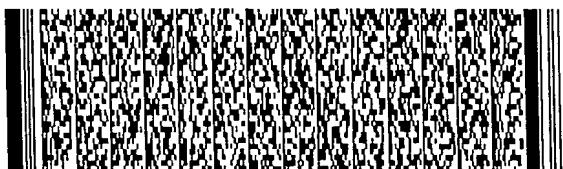


五、發明說明 (4)

Q4為 P通道金氧半電晶體 (pMOS)，第一電晶體 Q1與第二電晶體 Q2為 n通道金氧半電晶體 (nMOS)，第一電晶體 Q1與第三電晶體 Q3、第二電晶體 Q2與第四電晶體 Q4分別組成 CMOS反向器。

第一電晶體 Q1、第三電晶體 Q3的閘極 (Gate) 與第二電晶體 Q2、第五電晶體 Q5的汲極 (Drain) 相接，第二電晶體 Q2、第四電晶體 Q4的的閘極與第一電晶體 Q1、第三電晶體 Q3的汲極相接，第三電晶體 Q3、第四電晶體 Q4的源極 (Source) 接到電源供應 V_{CC} ，第一電晶體 Q1與第二電晶體 Q2的源極則接地 (V_{SS})。當資料 1儲存 (latch) 在 SRAM cell 10中時，第二電晶體 Q2為 ON，第一電晶體 Q1為 OFF，記憶節點 N1電壓為 V_{CC} ，記憶節點 N2電壓為 0。亦即，當第一電晶體 Q1為 OFF而第二電晶體 Q2為 ON時，則相對應代表資料 1儲存在 SRAM cell 10中。

傳輸閘第五電晶體 Q5及第六電晶體 Q6的閘極連接到字線，汲極則分別連接到記憶節點 N1與記憶節點 N2，源極分別連接到第一位元線 BLQ5與反第一位元線 BLQ6，第五電晶體 Q5與第六電晶體 Q6的作用如同開關，當其狀態為 ON的時候，資料可以藉由第一位元線 BLQ5與反第一位元線 BLQ6傳送出去，其 ON與 OFF的狀態係由字線 WL上的電壓訊號所決定。當字線 WL的電壓被拉高時，第五電晶體 Q5、第六電晶體 Q6就被打開。藉由第一位元線 BLQ5與反第一位元線 BLQ6將一位元的資料儲存起來，並藉由第一位元線 BLQ5、與反第一位元線 BLQ6將資料傳遞出去。



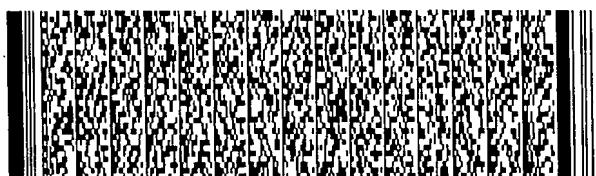
五、發明說明 (5)

ROM cell 20中包括有一第七電晶體 Q7，為一 n通道金
氧半場效電晶體 (nMOS) ，其閘極係接到字線 WL。汲極連
接至一第三位元線 BLROM。字線 WL係第五電晶體 Q5、第六
電晶體 Q6以及第七電晶體 Q7共用，當字線 WL電壓被拉高
時，SRAM cell 10與 ROM cell 20即被選取，藉著位元線
可以選擇性的成為 SRAM cell或是 ROM cell，以供輔助中
央處理器的運算。

本發明的主要目的在不增加記憶胞面積的情況下，將
SRAM cell 10與 ROM cell 20整合成一單一記憶單元，藉
以節省記憶體晶片的面積。如上所述，SRAM cell 10與
ROM cell 20的字線 WL共用，因此可以節省第七電晶體 Q7
的佈局空間。而如何在不增加面積將 ROM cell 20與 SRAM
cell 10整合在一起，敘述如下。

「第 2圖」為習知靜態隨機存取記憶體記憶胞的電路
佈局圖，圖中所示有第一主動區 A1，為一倒 T形狀；第二
主動區 A2，為兩個 E字形狀區域相對組合而成的區域；第
三主動區 A3，為一倒 T形狀；另外有第一多晶矽區 P1、第
二多晶矽區 P2、第三多晶矽區 P3，其中，第一多晶矽區
P1、第二多晶矽區 P2、第一主動區 A1、第二主動區 A2係互
相組成有四個十字的交錯區，以形成四個電晶體，為「第
1圖」中的第一電晶體 Q1、第二電晶體 Q2、第三電晶體 Q3
以及第四電晶體 Q4。其中第一電晶體 Q1及第二電晶體 Q2為
nMOS，第三電晶體 Q3及第四電晶體 Q4為 pMOS。

第一主動區 A1中 T字凸出部有第一接觸點 (Vcc Contact)



五、發明說明 (6)

CVcc，第二主動區 A2的 E字凸出部有一第二接觸點 (Vss) CVss，第三接觸點 CPH1、第四接觸點 CPH2為上拉接觸點，係位於 T字的兩側；第五接觸點 CPD1、第六接觸點 CPD2為下拉接觸點，係位於 E字的兩側。

第二主動區 A2與第三多晶矽區 P3係交錯形成有兩的十字交錯區，為「第 1圖」中的第五電晶體 Q5與第六電晶體 Q6。

「第 2圖」中下半部有第四多晶矽區 P4、第五多晶矽區 P5、以及第六多晶矽區 P6，分別與第二主動區 A2與第三主動區 A3形成有六個十字交錯區，為六個電晶體，形成另一靜態隨機存取記憶體記憶胞。第三多晶矽區 P3與第六多晶矽區 P6係橫跨第二主動區 A2，第三多晶矽區 P3與第六多晶矽區 P6並未互相接觸而留有一斷空白處，佈局有第一位元線接觸點 CBL1與第二位元線接觸點 CBL2。如此構成兩個基本的靜態隨機存取記憶單元配置。

仔細觀察「第 2圖」中可以發現，第三多晶矽區 P3與第六多晶矽區 P6靠近第二接觸點 CVss處的沒有並未相接，而留有一空白區 A4，本發明即利用這個空白區，佈局另一唯讀記憶單元。

本發明係將第二接觸點 CVss處的主動區延伸至第三多晶矽區 P3與第六多晶矽區 P6，並與之交錯以形成兩個電晶體，如「第 3圖」所示。第三多晶矽區 P3與第二主動區 A2中第二接觸點 CVss的延伸部即形成一個唯讀記憶單元，第六多晶矽區 P6與第二主動區 A2亦然形成另一個唯讀記憶單

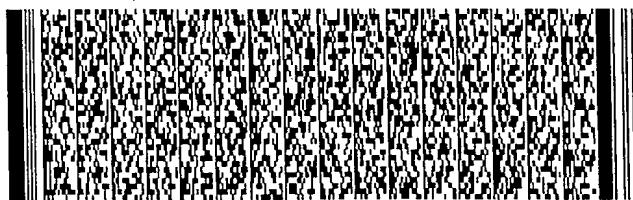


五、發明說明 (7)

元。而唯讀記憶單元的位元線接觸點係位於第二接觸點 CVss 主動區延伸部的交會處，如「第 3 圖」中的唯讀記憶單元的位元線接觸點 CBLR。

如上所述，如此的佈局即形成可將唯讀記憶單元的電路佈局在靜態隨機存取記憶單元中，有效利用靜態隨機存取記憶單元電路佈局中尚未被有效利用的區域，且其字線可以共用，面積與習知技術相較可減少至少百分之二十的攻擊，達到有效利用佈局空間、縮小面積的目的。

雖然本發明以前述之較佳實施例揭露如上，然其並非用以限定本發明，任何熟習相像技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。



圖式簡單說明

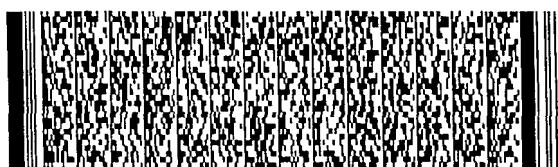
第 1 圖 係 為 本 發 明 之 非 振 發 性 靜 態 隨 機 存 取 記 憶 體 記 憶 胞 之 電 路 圖 ；

第 2 圖 係 為 習 知 靜 態 隨 機 存 取 記 憶 體 記 憶 胞 之 電 路 佈 局 示 意 圖 ； 以 及

第 3 圖 係 為 本 發 明 之 非 振 發 性 靜 態 隨 機 存 取 記 憶 體 記 憶 胞 之 電 路 佈 局 示 意 圖 。

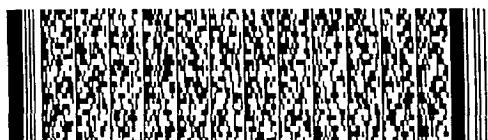
【圖示符號說明】

10	靜 態 隨 機 存 取 單 元
20	光 罩 式 唯 讀 記 憶 單 元
Q1	第 一 電 晶 體
Q2	第 二 電 晶 體
Q3	第 三 電 晶 體
Q4	第 四 電 晶 體
Q5	第 五 電 晶 體
Q6	第 六 電 晶 體
Q7	第 七 電 晶 體
N1	記 憶 節 點
N2	記 憶 節 點
V _{CC}	電 源 供 應
V _{SS}	接 地
WL	字 線
BLQ5	第 一 位 元 線
BLQ6	反 第 一 位 元 線
BLROM	第 三 位 元 線



圖式簡單說明

A1	第一主動區
A2	第二主動區
A3	第三主動區
A4	空白區
P1	第一多晶矽區
P2	第二多晶矽區
P3	第三多晶矽區
P4	第四多晶矽區
P5	第五多晶矽區
P6	第六多晶矽區
CVcc	第一接觸點
CVss	第二接觸點
CPH1	第三接觸點
CPH2	第四接觸點
CPD1	第五接觸點
CPD2	第六接觸點
CBL1	第一位元線接觸點
CBL2	第二位元線接觸點
CBLR	唯讀記憶單元的位元線接觸點



六、申請專利範圍

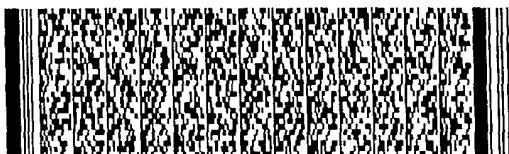
1. 一種組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，包括有一靜態隨機存取單元以及一唯讀記憶單元，其中該靜態隨機存取單元用以作為隨機存取之記憶單元，包括有一第一電晶體、一第二電晶體、一第三電晶體、一第四電晶體、一第五電晶體及一第六電晶體，該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體形成一正反器，該第一電晶體與該第三電晶體互補，該第二電晶體與該第四電晶體互補，該唯讀記憶單元用以永久保存資料，包括有一第七電晶體，為光罩式唯讀記憶體，其特徵在於：

該唯讀記憶單元係佈局於該靜態隨機存取記憶單元中。

2. 如申請專利範圍第1項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該第一電晶體、該第二電晶體、該第三電晶體、該第四電晶體、該第五電晶體、該第六電晶體，該第七電晶體為金氧半場效電晶體。

3. 如申請專利範圍第1項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，該唯讀記憶單元係位於一形成該第五電晶體與該第六電晶體的多晶矽區與一源極(V_{ss})接觸點所在之主動區延伸部所交錯的十字區中，該唯讀記憶單元的位元線接觸點緊鄰於該唯讀記憶單元。

4. 如申請專利範圍第1項所述之組合靜態隨機存取記憶體



六、申請專利範圍

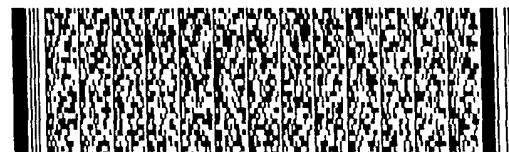
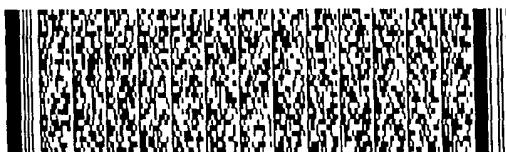
和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的字線共用。

5.如申請專利範圍第1項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的源極接觸點共用。

6.如申請專利範圍第1項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的列解碼器(X-decoder)線路共用。

7.一種組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，包括有一靜態隨機存取單元以及一唯讀記憶單元，其中該靜態隨機存取單元用以作為隨機存取之記憶單元，包括有第一電晶體、第二電晶體、第三電晶體、第四電晶體、第五電晶體及第六電晶體，該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體形成一正反器，該第一電晶體與該第三電晶體互補，該第二電晶體與該第四電晶體互補，該唯讀記憶單元用以永久保存資料，包括有一第七電晶體，其特徵在於：該唯讀記憶單元係位於一形成該第五電晶體與該第六電晶體的多晶矽區與一源極接觸點所在之主動區延伸部所交錯的十字區中，使得該唯讀記憶單元係佈局於該靜態隨機存取記憶單元中。

8.如申請專利範圍第7項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該唯讀記憶單



六、申請專利範圍

元的位元線接觸點緊鄰於該唯讀記憶單元。

9.如申請專利範圍第7項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的字線共用。

10.如申請專利範圍第7項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的源極接觸點共用。

11.如申請專利範圍第7項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取記憶單元與該唯讀記憶單元的列解碼器(X-decoder)線路共用。

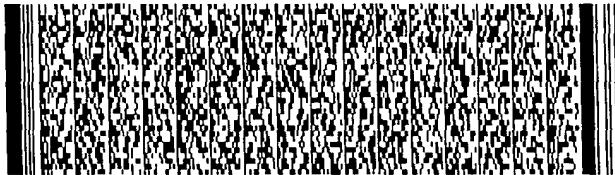
12.一種組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，包括有：

一靜態隨機存取單元，至少包含一第一電晶體、第二電晶體、第三電晶體、第四電晶體、第五電晶體、第六電晶體，其中該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體形成一正反器，該第一電晶體與該第三電晶體互補，該第二電晶體與該第四電晶體互補；

一唯讀記憶體單元，至少包含一第七電晶體；

一位元線，係與該第五電晶體的源極/汲極相接；

一位元線，係與該第六電晶體的源極/汲極相接；

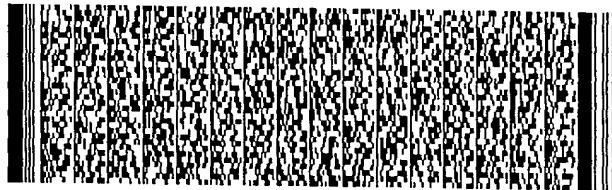


六、申請專利範圍

一第三位元線，係與該第七電晶體的汲極/汲極相接；以及

一字線，係與該第五電晶體、該第六電晶體與該第七電晶體的閘極相接，以控制該第五電晶體、該第六電晶體與該第七電晶體。

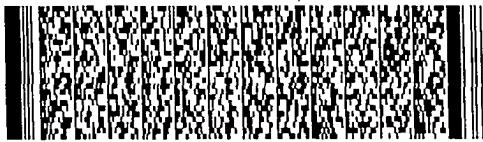
- 13.如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中唯讀記憶單元係位於一形成該第五電晶體與該第六電晶體的多晶矽區與一源極接觸點所在之主動區延伸部所交錯的十字區中，使得該唯讀記憶單元係佈局於該靜態隨機存取記憶單元中。
- 14.如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該唯讀記憶單元係為一光罩式唯讀記憶體。
- 15.如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該第一電晶體、第二電晶體、第三電晶體、第四電晶體、第五電晶體、第六電晶體為金氧半場效電晶體。
- 16.如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該唯讀記憶體單元的位元線接觸點緊鄰於該唯讀記憶單元。
- 17.如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取單元與該唯讀記憶體單元的字線共用。

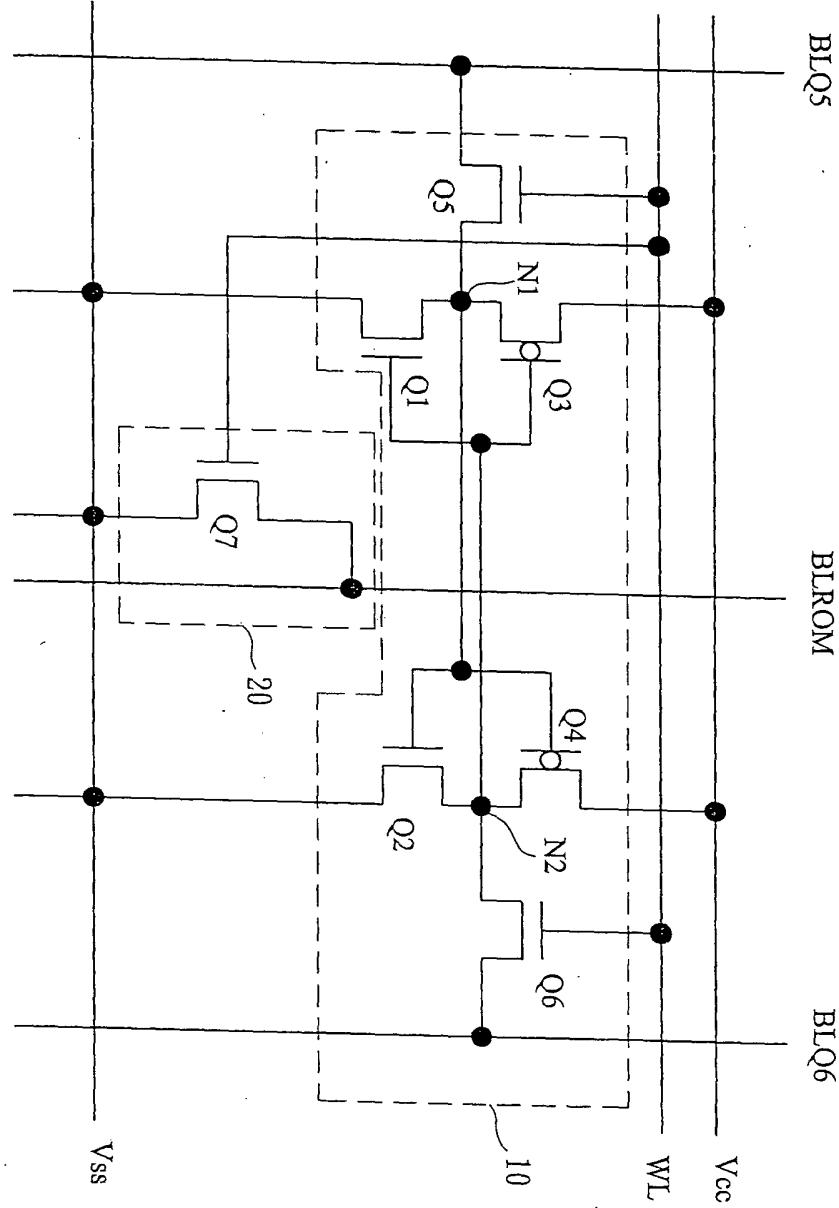


六、申請專利範圍

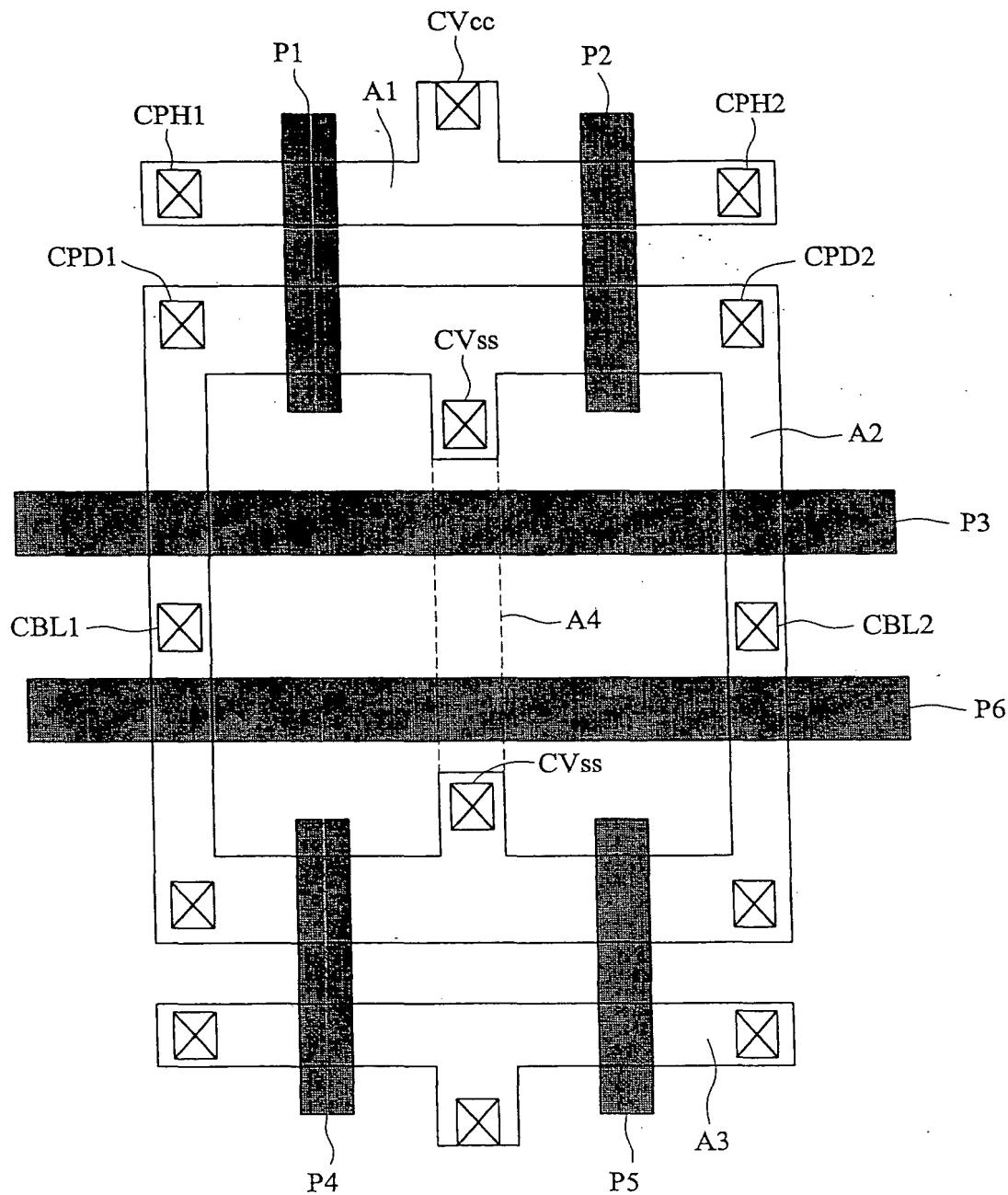
18. 如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取單元與該唯讀記憶體單元的源極接觸點共用。

19. 如申請專利範圍第12項所述之組合靜態隨機存取記憶體和光罩式唯讀記憶體記憶體細胞元，其中該靜態隨機存取單元與該唯讀記憶體單元的列解碼器(X-decoder)線路共用。

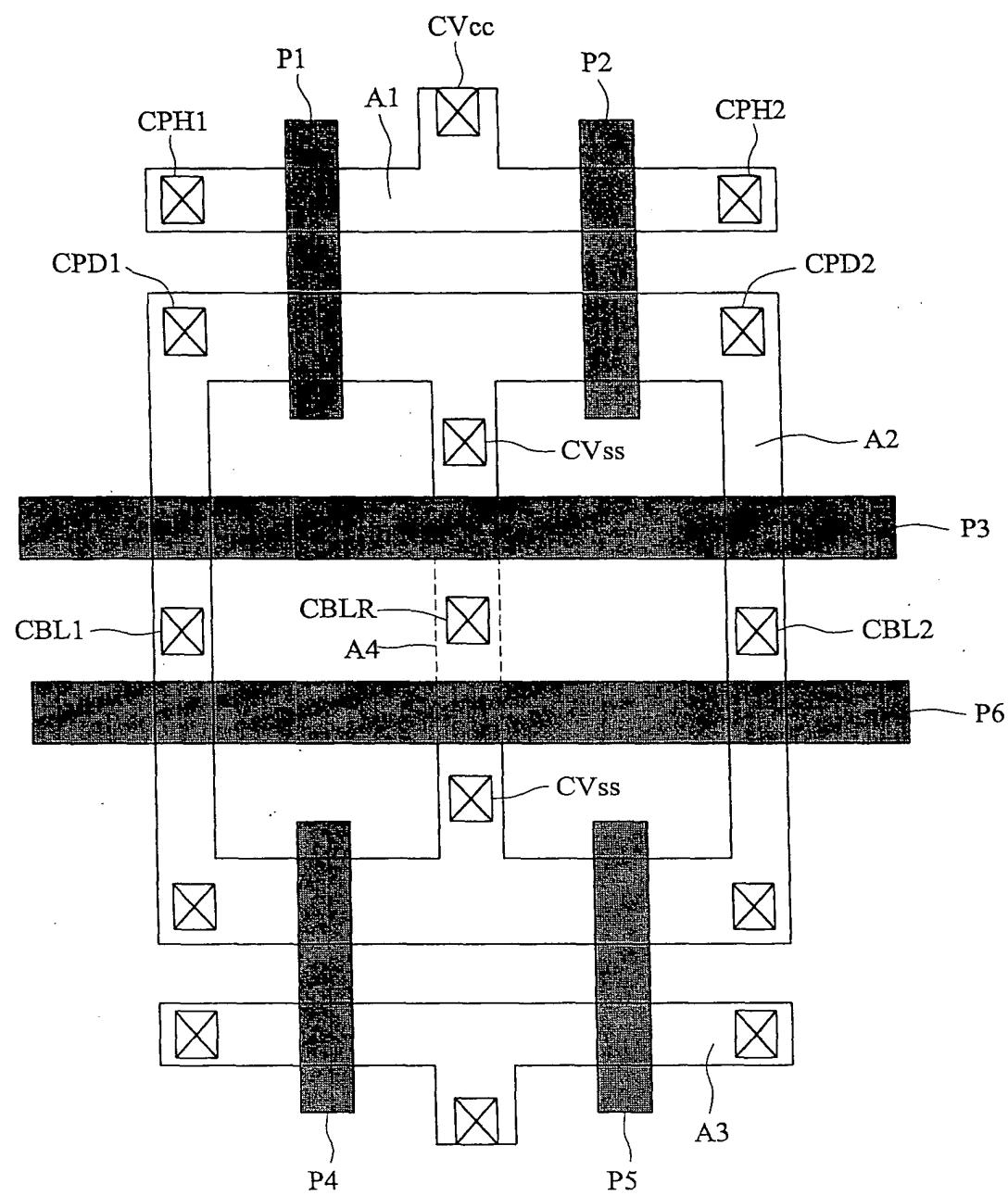




第1圖

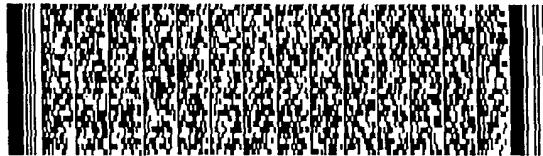


第2圖

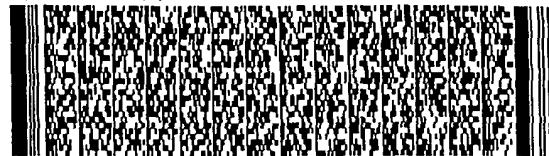


第3圖

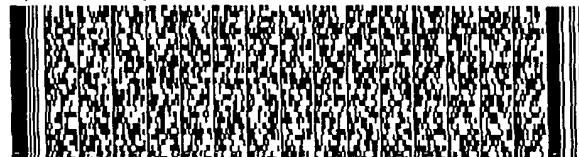
第 1/17 頁



第 2/17 頁



第 4/17 頁



第 4/17 頁



第 5/17 頁



第 5/17 頁



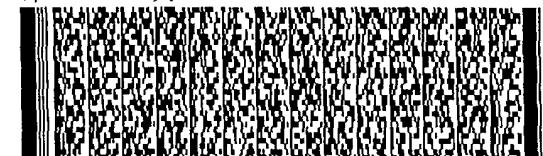
第 6/17 頁



第 6/17 頁



第 7/17 頁



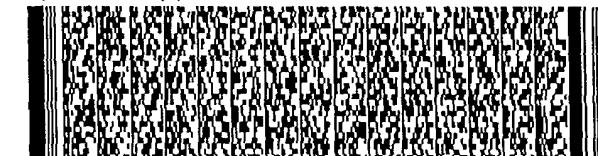
第 7/17 頁



第 8/17 頁



第 8/17 頁



第 9/17 頁



第 9/17 頁



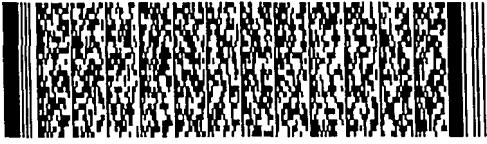
第 10/17 頁



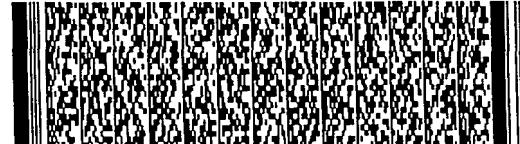
第 11/17 頁



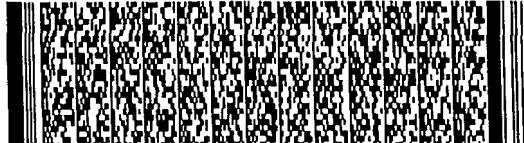
第 12/17 頁



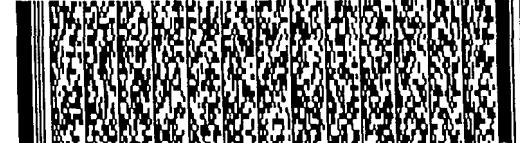
第 13/17 頁



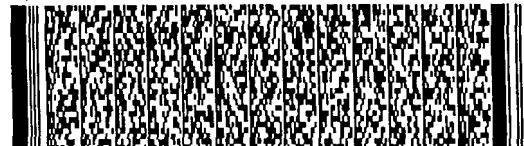
第 13/17 頁



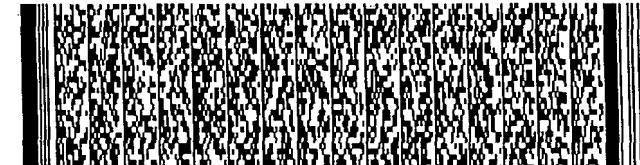
第 14/17 頁



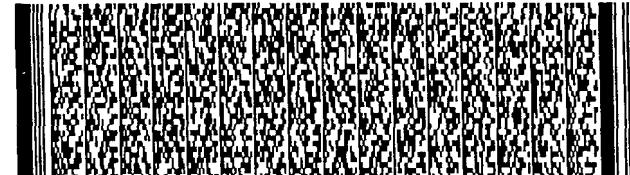
第 14/17 頁



第 15/17 頁



第 16/17 頁



第 17/17 頁

